

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁵
G09G 3/18(11) 공개번호 특2000-0014673
(43) 공개일자 2000년03월15일

(21) 출원번호	10-1998-0034208
(22) 출원일자	1998년08월24일
(71) 출원인	엘지.필립스 엘시디 주식회사 구본준, 론 위라하디락사 서울특별시 영등포구 여의도동 20번지
(72) 발명자	여주천 경기도 안양시 동안구 평안동 초원대림아파트 203동 1301호
(74) 대리인	김영호

심사청구 : 있음

(54) 다멀티플렉서 및 그를 이용한 액정 패널

요약

잡음 성분 신호를 억제함과 아울러 제어배선을 간소화하기에 적합한 다멀티플렉서가 개시되게 된다.

다멀티플렉서에서는 입력라인에 공통적으로 접속됨과 아울러 적어도 2 이상의 출력라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하는 적어도 2 이상의 TFT들에 의해 입력라인으로부터의 신호가 출력라인들중 어느 하나로 출력되게 된다. 적어도 2 이상의 절환용 소자와 적어도 2 이상의 출력라인 사이에 각각 접속되어진 적어도 2 이상의 보조 TFT들은 리턴던트 제어라인으로부터의 리턴던트 선택신호에 응답하여 TFT로부터 출력라인 쪽으로 유입될 잡음성분신호를 바이패스 시키게 된다.

도면

도1

공제서

도면의 간단한 설명

- 도 1은 종래의 액정표시장치를 개략적으로 도시하는 도면.
- 도 2는 도 1에 도시되어진 다멀티플렉서들에 공급되는 신호들의 파형도.
- 도 3은 도 1에 도시되어진 데이터 라인의 전기적인 등가회로를 도시하는 도면.
- 도 4는 종래의 액정표시장치를 개략적으로 도시하는 도면.
- 도 5는 도 4에 도시되어진 다멀티플렉서들에 공급되는 신호들의 파형도.
- 도 6은 도 4에 도시되어진 데이터 라인의 전기적인 등가회로를 도시하는 도면.
- 도 4는 도 3을 확대하여 도시한 도면.
- 도 5는 격벽 제조용 몰드를 도시한 도면.
- 도 6은 본 발명의 제1 실시예에 따른 플라스마 디스플레이 패널 소자의 구조를 도시한 도면.
- 도 7은 본 발명의 실시 예에 따른 액정표시장치를 개략적으로 도시하는 도면.
- 도 8은 도 7에 도시되어진 다멀티플렉서들에 공급되는 신호들의 파형도.
- 도 9은 도 7에 도시되어진 데이터 라인의 전기적인 등가회로를 도시하는 도면.
- 도 10은 본 발명의 다른 실시 예에 따른 액정표시장치를 개략적으로 도시하는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 입력라인으로부터의 신호를 다수의 출력라인 쪽으로 다멀티플렉싱하는 다멀티플렉서에 관한 것으로, 특히 제어배선이 간소화된 다멀티플렉서에 관한 것이다. 또한, 본 발명은 다멀티플렉서에 의해 신

호입력배선이 간소화된 액정 패널에 관한 것이다. 나아가, 본 발명은 다말터플렉서에 의해 액정 패널의 구동회로의 구성과 그리고 액정 패널과 그 구동회로간의 신호배선이 간소화된 액정표시장치에 관한 것이다.

액정표시장치(Liquid Crystal Display; 이하 'LCD'라 함)는 비디오신호에 따라 액정의 광 투과율을 조절함으로써 비디오신호에 해당하는 화상을 표시하게 된다. 이러한 LCD에는 액정셀들이 액티브 매트릭스 형태로 배열되어진 액정 패널과 이 액정 패널을 구동하기 위한 구동회로들이 포함되게 된다. 나아가, LCD에서는 구동회로의 구조와 액정 패널의 신호입력배선을 간소화하기 위한 다말터플렉서들을 포함하게 된다. 이들 다말터플렉서들 각각은 구동회로로부터의 데이터신호를 적어도 20 이상의 액정 패널 상의 신호입력라인들 쪽으로 다말터플렉싱 함으로써 액정패널의 신호입력배선 및 구동회로의 구성을 간소화시키게 된다.

이와 같은 다말터플렉서들을 LCD 포함하는 LCD는 도1 에서와 같이 액정 패널(10) 상의 데이터라인들(DL1내지DL3n)과 데이터 구동회로(12) 사이에 접속되어진 n개의 다말터플렉서들(DMUX1내지DMUXn)과, 액정 패널(10) 상의 m개의 게이트라인들(GL1내지GLm)을 수평주사기간씩 순차적으로 구동하는 스캔 구동회로(14)로 구성되게 된다. n개의 다말터플렉서들(DMUX1내지DMUXn) 각각은 수평동기기간마다 데이터 구동회로(12)로부터 신호라인(SL1내지SLn)을 경유하여 공급되는 데이터신호를 3개의 데이터라인들(DL3i-2, DL3i-1, DL3i) 쪽으로 다말터플렉싱하게 된다. 이를 위하여, 다말터플렉서들(DMUX1내지DMUXn) 각각에는 신호라인(SL1내지SLn)에 공통적으로 접속되어진 제1 내지 제3 박막 트랜지스터(Thin Film Transistor, 이하 'TFT'라 함)들(MN1 내지 MN3)이 포함되게 된다. 이들 제1 내지 제3 TFT(MN1내지MN3)은 도2 에 도시된 바와 같은 게이트 펄스(GPS)가 m개의 게이트라인들(GL1내지GLm)중 어느 하나에 공급되는 동안 순차적으로 한번씩 턴-온(Turn-on)되게 된다. 이를 상세히 하면, 제1 TFT(MN1)는 제1 제어라인(CL1)으로부터 자신의 게이트단자쪽으로 도2에서와 같은 제1 선택클럭(MCLK1)에 의해 신호라인(SL1, SL2, ..., SLn)으로부터의 데이터신호를 3i-2 번째 데이터라인(DL1, DL4, ..., DL3n-2)쪽으로 전송하게 된다. 제2 TFT(MN2)도 제2 제어라인(CL2)으로부터 자신의 게이트단자쪽으로 도2에서와 같은 제2 선택클럭(MCLK2)에 의해 신호라인(SL1, SL2, ..., SLn)으로부터의 데이터신호를 3i-1 번째 데이터라인(DL2, DL5, ..., DL3n-1)쪽으로 전송하게 된다. 제3 TFT(MN3)는 제3 제어라인(CL3)으로부터 자신의 게이트단자쪽으로 도2에서와 같은 제3 선택클럭(MCLK3)에 의해 신호라인(SL1, SL2, ..., SLn)으로부터의 데이터신호를 3i 번째 데이터라인(DL3, DL6, ..., DL3n)쪽으로 전송하게 된다. 이렇게 동작하는 제1 내지 제3 TFT들(MN1내지MN3) 각각은 턴-오프(Turn-off) 된 때에 자체내의 채널에 충전되어진 전하들이 도3 의 등가회로에서와 같이 신호라인(SL)과 데이터라인(DL) 쪽들로 양분된 상태로 방전되게 된다. 이로 인하여, 데이터라인(DL)에 공급되는 전하량은 TFT(MN)가 턴-온(Turn-on) 또는 턴-오프되었는가에 따라 달라지게 된다. 이를 상세히 하면, TFT(MN)이 턴-온된 경우에 데이터라인(DL)에 공급되는 전하량(Qon)은 수학식 1 과 같이 되는 반면에 TFT(MN)이 턴-오프된 경우에는 수학식 2 와 같이 된다.

$$Q_{on} = C_{data} \cdot V_{data}$$

$$Q_{off} = \frac{1}{2} C_{mn} \cdot (V_{mclk} - V_{data} - V_{th})$$

수학식 1 및 수학식 2 에 있어서, Rdata는 데이터라인(DL)의 저항값, Cdata는 액정셀의 용량값, Cmn은 TFT 내의 채널의 용량값, Vdata는 데이터신호의 전압, Vmclk는 선택신호의 전압, 그리고 Vth는 TFT의 문턱전압을 각각 나타낸다. 이와 같이, TFT가 턴-온된 때에 전하가 데이터라인(DL)에 공급되기 때문에 데이터라인(DL) 상의 전압이 변하게 된다. 이렇게 데이터라인(DL)에서의 전압변동분은 통상 '피드 트로우 전압(ΔV_p)'이라 불리며 그 값은 수학식 3과 같이 된다.

$$\Delta V_p = \frac{\frac{1}{2} C_{mn} C_{DOT} (V_{mclk} - V_{data} - V_{th})}{C_{data} + \frac{1}{2} C_{mn}}$$

이러한 피드 트로우 전압(ΔV_p)은 TFT들의 각각의 문턱전압(Vth)이 달라짐에 따라 데이터라인들(DL) 각각에서 다르게 나타나게 된다. 아울러, 피드 트로우 전압(ΔV_p)은 인접한 데이터라인들(DL)에 공급되는 데이터신호들의 전압차에 따라서도 데이터라인들(DL) 각각에 다르게 나타난다. 피드 트로우 전압(ΔV_p)이 데이터라인들에 따라 변하게 됨으로써 1라인상의 액정셀들의 광 투과율이 불균일하게 되고 나아가 액정 패널(10) 상에 표시되는 화상이 왜곡 및/또는 열화되게 된다.

이와 같은 피드 트로우 전압(ΔV_p)의 변동으로 인한 화질의 열화를 억제하기 위한 방안으로 도4 에 도시된 바와 같은 LCD가 개시되게 되었다. 도4 의 LCD는 도1의 LCD와 비슷한 회로구성을 가지나 다말터플렉서들(DMUX1내지DMUXn) 각각이 제1 내지 제3 TFT(MN1내지MN3)과 데이터라인(DL) 사이에 각각 직렬 접속되어진 제1 내지 제3 보조 TFT들(AMN1내지AMN3)를 추가로 구비한다는 차이점을 가지고 있다. 이들 제1 내지 제3

보조 TFT들(AMN1내지AMN3) 각각은 데이터라인(DL) 상의 노이즈 신호를 바이패스 시키기 위한 보조 캐패시터를 형성하게 된다. 제1 내지 제3 보조 TFT들(AMN1내지AMN3) 각각은 제1 내지 제3 제어라인들(CL1내지CL3) 각각으로부터 공급되는 도5에서 같은 제1 내지 제3 선택신호(MCLK1내지MCLK3)에 각각 응답하는 제1 내지 제3 TFT들(MN1내지MN3)과 상호 보완적으로 구동된다. 이를 상세히 하면, 제4 제어라인(CL4)로부터의 제5 에서와 같은 제1 반전선택신호(/MCLK1)에 응답하는 제1 보조 TFT(AMN1)은 제1 TFT(MN1)가 턴-오프된 때에 제1 TFT(MN1)으로부터 데이터라인(DN1, DN4, ..., DN3n-2)쪽으로 유입되는 전하를 흡수하게 된다. 비슷하게, 제5 제어라인(CL5)로부터의 제5 에서와 같은 제2 반전선택신호(/MCLK2)에 응답하는 제2 보조 TFT(AMN2)은 제2 TFT(MN2)가 턴-오프된 때에 제2 TFT(MN1)으로부터 데이터라인(DN2, DN5, ..., DN3n-1)쪽으로 유입되는 전하를 흡수하게 된다. 마찬가지로, 제6 제어라인(CL6)로부터의 제5 에서와 같은 제3 반전선택신호(/MCLK3)에 응답하는 제3 보조 TFT(AMN3)은 제3 TFT(MN3)가 턴-오프된 때에 제3 TFT(MN3)으로부터 데이터라인(DN3, DN6, ..., DN3n)쪽으로 유입되는 전하를 흡수하게 된다. 이에 따라, TFT들(MN)의 턴-오프 시에 TFT들(MN)으로부터 공급되는 데이터라인(DL)쪽으로 공급되는 수확식 2에서 같은 전하량(Qoff)이 도6 의 등가회로에서와 같이 보조 TFT(AMN)을 통해 바이패스되게 된다. 이 결과, 데이터라인(DL) 상의 전압은 TFT들(MN)이 턴-온된 상태에서 턴-오프 상태로 진입하더라도 변하지 않게 된다. 또한, 데이터라인(DL) 상의 전압은 TFT들 및 보조 TFT들의 문턱전압(Vth)이 달라지더라도 TFT(MN) 및 보조 TFT(AMN)이 인접하게 배열되어 있기 때문에 데이터라인(DL) 상의 전압은 거의 변하지 않게 된다. 보조 TFT(AMN)은 TFT(MN)의 턴-오프 시에 TFT(MN)으로부터의 전하량을 충분히 흡수하기 위하여 TFT(MN)의 채널의 용량값의 1/2에 해당하는 용량값을 가지게끔 형성된다. 다시 말하여, 보조 TFT(AMN)의 채널 폭은 TFT(MN)의 채널 폭의 절반이 되게 된다. 이와 같이, 도4 의 LCD에서는 디멀티플렉서들(DMUX1내지DMUXn)에 바이패스용 보조 TFT(AMN)이 추가됨으로써 데이터라인(DL)에서 피드 트루 전압(ΔV_p)이 발생되지 않게 된다. 이에 따라, 액정 패널(10) 상의 액정셀들의 광 투과율이 균일하게 되고, 나마가 액정 패널(10) 상에 표시되는 화상이 왜곡 및/또는 열화되지 않게 된다.

그러나, 도4 에서와 같은 LCD에서는 디멀티플렉서들(DMUX1내지DMUXn)을 구동하기 위하여 제어라인의 수가 2배로 증가되고 아울러 제어라인과 제어라인들로부터의 분기라인들간의 교차점들이 4배로 증가되게 된다. 이로 인하여, 디멀티플렉서들이 일체화되게 제조되는 액정 패널의 불량율이 높아지게 됨은 물론 액정 패널의 제조 수율이 떨어지게 된다. 나아가, 디멀티플렉서들을 위한 복잡한 제어배선은 LCD의 제조수율이 떨어뜨리게 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 제어배선을 간소화하기에 적합한 디멀티플렉서를 제공함에 있다.

본 발명의 다른 목적은 제어배선을 간소화하기에 적합한 디멀티플렉서 일체형 액정 패널을 제공함에 있다.

본 발명의 또 다른 목적은 제어배선을 간소화하기에 적합한 디멀티플렉서 일체형 LCD를 제공함에 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명에 따른 디멀티플렉서는 입력라인에 공통적으로 접속됨과 아울러 적어도 2 이상의 출력라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하여 입력라인으로부터의 신호가 출력라인들중 어느 하나로 출력되게 하는 적어도 2 이상의 절환소자와, 적어도 2 이상의 절환용 소자와 적어도 2 이상의 출력라인 사이에 각각 접속되고 리던던트 제어라인으로부터의 리던던트 선택신호에 응답하여 절환용 소자로부터 출력라인 쪽으로 유입될 잡음성분신호를 바이패스 시키는 적어도 2 이상의 제어용 바이패스 수단을 구비한다.

본 발명에 따른 디멀티플렉서 일체형 액정 패널은 적어도 2 이상의 데이터라인과 적어도 2 이상의 게이트라인들과의 교차점을 각각에 배열되어진 화소 매트릭스와, 적어도 2 이상의 데이터라인들에 공급되어질 2 이상의 데이터신호를 입력하기 위한 신호라인과, 신호라인에 공통적으로 접속됨과 아울러 적어도 2 이상의 데이터라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하여 신호라인으로부터의 데이터신호가 데이터라인들중 어느 하나로 출력되게 하는 적어도 2 이상의 절환소자와, 적어도 2 이상의 절환용 소자와 적어도 2 이상의 데이터라인 사이에 각각 접속되고 리던던트 제어라인으로부터의 리던던트 선택신호에 응답하여 절환용 소자로부터 데이터라인 쪽으로 유입될 잡음성분신호를 바이패스 시키는 적어도 2 이상의 제어용 바이패스 수단을 구비한다.

본 발명에 따른 디멀티플렉서 일체형 액정표시장치는 적어도 2 이상의 데이터라인과 적어도 2 이상의 게이트라인들과의 교차점을 각각에 배열되어진 화소 매트릭스를 가지는 액정 패널과, 적어도 2 이상의 데이터라인들에 공급되어질 2 이상의 데이터신호를 신호라인에 순차적으로 공급하는 데이터 구동회로와, 신호라인에 공통적으로 접속됨과 아울러 적어도 2 이상의 데이터라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하여 신호라인으로부터의 데이터신호가 데이터라인들중 어느 하나로 출력되게 하는 적어도 2 이상의 절환소자와, 적어도 2 이상의 절환용 소자와 적어도 2 이상의 데이터라인 사이에 각각 접속되고 리던던트 제어라인으로부터의 리던던트 선택신호에 응답하여 절환용 소자로부터 데이터라인 쪽으로 유입될 잡음성분신호를 바이패스 시키는 적어도 2 이상의 제어용 바이패스 수단을 구비한다.

상기 목적외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 실시 예를 첨부한 도7 내지 도10을 참조하여 상세히 설명하기로 한다.

도 7을 참조하면, 본 발명의 실시 예에 따른 LCD가 개략적으로 도시되어 있다. 도7 의 LCD는 액정 패널(20) 상의 데이터라인들(DL1내지DL3n)과 데이터 구동회로(22) 사이에 접속되어진 n개의 디멀티플렉서들(DMUX1내지DMUXn)과, 액정 패널(20) 상의 m개의 게이트라인들(GL1내지GLm)을 수평주사기간씩 순차적으로 구동하는 스캔 구동회로(24)를 포함한다. 액정 패널(20)에는 3n 개의 데이터라인들(DL1내지DL3n)과 m개의 게이트라인들(GL1내지GLm)과의 교차점들 각각에 화소들이 배열되어진 화소 매트릭스를 구비하게 된다. 화소들 각각은 데이터라인(DL)으로부터의 데이터신호에 응답하여 투과 광량을 조절하는 액정셀과 그리고 게

미트라인(GL)으로부터의 스캐 펄스에 응답하여 액정셀과 데이터라인(DL)에 선택적으로 접속시키는 절환용 TFT로 구성되게 된다. 데이터 구동회로(22)는 수평동기신호의 주기마다 3n개의 데이터라인(DL1내지DL3n) 각각에 공급되어질 3n 개의 데이터신호들을 발생하게 된다. 데이터 구동회로(22)에서 발생되는 3n 개의 데이터신호들은 n개의 신호라인(SL1내지SLn)을 통해 3회에 걸쳐 n개씩 출력되게 된다. 이를 상세히 하면, 도8 에서의 제1 선택신호(MCLK1)가 하이논리를 유지하는 기간동안에는 3i-2 번째 데이터라인(DL1,DL4,...,DL3n-2)에 공급되어질 n 개의 데이터신호를 데이터 구동회로(22)에서 출력된다. 도8 에서의 제2 선택신호(MCLK2)가 하이논리를 유지하는 기간동안에는 3i-1 번째 데이터라인(DL2,DL5,...,DL3n-1)에 공급되어질 n 개의 데이터신호를 데이터 구동회로(22)에서 출력된다. 도8 에서의 제3 선택신호(MCLK3)가 하이논리를 유지하는 기간동안에는 3i 번째 데이터라인(DL3,DL6,...,DL3n)에 공급되어질 n 개의 데이터신호들이 데이터 구동회로(22)에서 출력되게 된다. 게이트 구동회로(24)는 1 프레임의 기간동안 수평동기신호의 주기씩 m 개의 게이트라인(GLm)을 순차적으로 구동하게 된다. 이를 위해, 게이트 구동회로(24)는 도8 에서와 같이 수평동기신호의 주기씩 순차적으로 하이논리를 유지하게 되는 m개의 스캐 펄스(SPS)를 발생하게 된다. 도8 에 있어서, SPSj는 j 번째 게이트라인(GLj)에 공급되는 스캐 펄스를 그리고 SPSj+1은 j+1 번째 게이트라인(GLj+1)에 공급되는 스캐 펄스를 각각 나타내고 있다.

한편, n개의 다멀티플렉서들(DMUX1내지DMUXn) 각각은 수평동기기간마다 데이터 구동회로(22)로부터 신호라인(SL1내지SLn)을 경유하여 공급되는 데이터신호를 3개의 데이터라인(DL3i-2,DL3i-1,DL3i)쪽으로 다멀티플렉싱하게 된다. 이를 위하여, 다멀티플렉서들(DMUX1내지DMUXn) 각각에는 신호라인(SL1내지SLn)에 공통적으로 접속되어진 제1 내지 제3 박막 트랜지스터들(MN1 내지 MN3)이 포함되게 된다. 이를 제1 내지 제3 TFT(MN1내지MN3)은 도9 에 도시된 바와 같은 게이트 펄스(GPS)가 m개의 게이트라인(GL1내지GLm)중 어느 하나에 공급되는 동안 순차적으로 한번씩 턴-온(Turn-on)되게 된다. 이를 상세히 하면, 제1 TFT(MN1)은 제1 제어라인(CL1)으로부터 자신의 게이트단자쪽으로 인가되는 제1 선택클럭(MCLK1)가 하이논리를 유지하는 기간동안에 신호라인(SL1,SL2,...,SLn)으로부터의 데이터신호를 3i-2번째 데이터라인(DL1,DL4,...,DL3n-2)쪽으로 전송하게 된다. 제2 TFT(MN2)도 제2 제어라인(CL2)으로부터 자신의 게이트단자쪽으로 인가되는 제2 선택클럭(MCLK2)가 하이논리를 유지하는 기간동안에 신호라인(SL1,SL2,...,SLn)으로부터의 데이터신호를 3i-1번째 데이터라인(DL2,DL5,...,DL3n-1)쪽으로 전송하게 된다. 제3 TFT(MN3)도 제3 제어라인(CL3)으로부터 자신의 게이트단자쪽으로 인가되는 제3 선택클럭(MCLK3)가 도8 에서와 같이 하이논리를 유지하는 기간동안에 신호라인(SL1,SL2,...,SLn)으로부터의 데이터신호를 3i 번째 데이터라인(DL3,DL6,...,DL3n)쪽으로 전송하게 된다. 또한, 제1 내지 제3 TFT들(MN1내지MN3) 각각은 턴-온 상태에서부터 턴-오프(Turn-off) 상태로 전이하게 된 때에 자체내의 채널에 충전되어진 전하들이 도9 의 등가회로에서와 같이 신호라인(SL)과 데이터라인(DL) 쪽들로 양분된 상태로 방전되게 된다. 이렇게 제1 내지 제3 TFT들(MN1내지MN3)가 턴-오프 된 때에 데이터라인(DL)에 공급되는 전하량은 잡음 성분 신호로 작용하게 된다.

이와 같이 데이터라인(DL)쪽으로 공급되게 되는 잡음 성분 신호를 바이패스 시키기 위하여, 다멀티플렉서들(DMUX1내지DMUXn) 각각은 제1 내지 제3 TFT(MN1내지MN3)과 데이터라인(DL) 사이에 각각 직렬 접속되어진 제1 내지 제3 보조 TFT들(AMN1내지AMN3)을 추가로 구비하게 된다. 이를 제1 내지 제3 보조 TFT들(AMN1내지AMN3)은 제4 제어라인(CL4)로부터의 공급되어지는 리턴던트 선택신호(MCLKx)에 의해 제1 내지 제3 TFT들(MN1내지MN3) 모두가 턴-오프 되어진 기간에 턴-온 됨으로써 데이터라인(DL) 상의 잡음 성분 신호들을 흡수(또는 바이패스) 시키게 된다. 다시 말하여, 제1 내지 제3 보조 TFT들(AMN1내지AMN3)은 데이터라인(DL1내지DL3n)과 제4 제어라인(CL4) 사이에 접속되어 데이터라인(DL1내지DL3n) 상의 잡음 성분 신호들을 제4 제어라인(CL4) 쪽으로 바이패스 시키는 보조 캐패시터로서의 기능을 수행하게 된다. 이를 상세히 하면, 제4 제어라인(CL4)로부터의 도8 에서와 같은 리턴던트 선택신호(MCLKx)에 응답하는 제1 보조 TFT(AMN1)은 제1 TFT(MN1)가 턴-오프된 때에 제1 TFT(MN1)으로부터 데이터라인(DN1,DN4,...,DN3n-2)쪽으로 유입되는 전하를 흡수하게 된다. 비슷하게, 제4 제어라인(CL4)로부터의 리턴던트 선택신호(MCLKx)에 응답하는 제2 보조 TFT(AMN2)도 제2 TFT(MN2)가 턴-오프된 때에 제2 TFT(MN2)으로부터 데이터라인(DN2,DN5,...,DN3n-1)쪽으로 유입되는 전하를 흡수하게 된다. 마찬가지로, 제4 제어라인(CL4)로부터의 리턴던트 선택신호(MCLKx)에 응답하는 제3 보조 TFT(AMN3)도 제3 TFT(MN3)가 턴-오프된 때에 제3 TFT(MN3)으로부터 데이터라인(DN3,DN6,...,DN3n)쪽으로 유입되는 전하를 흡수하게 된다. 이에 따라, TFT들(MN)의 턴-오프 시에 TFT들(MN)으로부터 공급되는 데이터라인(DL)쪽으로 공급되는 수학적 2에서 같은 전하량(Qoff)이 도9 의 등가회로에서와 같이 보조 TFT(AMN)을 통해 바이패스되게 된다. 이 결과, 데이터라인(DL) 상의 전압은 TFT들(MN)이 턴-온된 상태에서 턴-오프 상태로 전이하더라도 변하지 않게 된다. 보조 TFT(AMN)은 TFT(MN)의 턴-오프 시에 TFT(MN)으로부터의 전하량을 충분히 흡수하기 위하여 TFT(MN)의 채널의 용량값(Cmn)의 1/2에 해당하는 용량값(Camn)을 가지게끔 형성된다. 다시 말하여, 보조 TFT(AMN)의 채널 폭은 TFT(MN)의 채널 폭의 절반이 되게 된다. 또한, 리턴던트 선택신호(MCLKx)는 제1 내지 제3 선택신호들(MCLK1내지MCLK3)와 함께 m 개의 스캐 펄스(SPS) 각각이 하이논리를 유지하는 기간마다 상호 보완적으로 한번씩 인에이블 되게 되고 아울러 제1 내지 제3 선택신호(MCLK1내지MCLK3)가 순차적으로 인에이블된 후 마지막으로 인에이블되게 된다. 이에 따라, 제1 내지 제3 보조 TFT들(AMN1내지AMN3)은 제1 내지 제3 TFT들(MN1내지MN3)가 순차적으로 턴-온 및 턴-오프 되어진 후 마지막으로 턴-온 및 턴-오프 되게 된다.

이와 같이, 도7 의 LCD에서는 다멀티플렉서들(DMUX1내지DMUXn)에 바이패스용 보조 TFT(AMN)이 추가됨으로써 데이터라인(DL)에서 피드 트로우 전압(ΔV_p)이 발생되지 않게 된다. 이에 따라, 액정 패널(10) 상의 액정셀들의 광 투과율이 균일하게 되고, 나아가 액정 패널(10) 상에 표시되는 화상이 왜곡 및/또는 열화되지 않게 된다. 또한, 도7 의 LCD에서는 보조 TFT들(AMN1내지AMN3) 모두가 리턴던트 선택신호(MCLKx)에 공통적으로 응답함으로써 다멀티플렉서들(DMUX1내지DMUXn)을 위한 제어배선이 도4 에 도시된 LCD 에 비하여 현저하게 간소화 되게 된다. 이에 따라, 다멀티플렉서들(DMUX1내지DMUXn)이 액정 패널(20) 상에 형성되더라도 액정 패널의 불량률이 현저하게 감소되게 됨은 물론 제조 수율이 현저하게 높아지게 된다. 나아가, LCD의 불량률이 감소되고 LCD의 제조 수율이 향상되게 된다.

도10 은 본 발명의 다른 실시 예에 따른 LCD를 개략적으로 도시하고 있다. 도10 의 LCD 는 도7 의 LCD와 유사하나 단지 제1 내지 제3 보조 TFT들(AMN1내지AMN3)의 소오스단자를 모두가 기저전압라인(VSSL)에 공통적으로 접속되어 졌다는 차이점을 가지고 있다. 이를 상세히 하면, 제1 보조 TFT(AMN1)은 제1 TFT(MN1)과 기저전압라인(VSSL)의 사이에, 제2 보조 TFT(AMN2)은 제2 TFT(MN2)과 기저전압라인(VSSL)의 사이에, 그리

고 제3 보조 TFT(AMN3)은 제3 TFT(MN3)과 기저전압라인(VSSL)의 사이에 각각 접속되게 된다. 이를 제1 내지 제3 보조 TFT들(AMN1내지AMN3)은 제4 제어라인(CL4)로부터의 공급되어지는 리턴던트 선택신호(MCLKx)에 의해 제1 내지 제3 TFT들(MN1내지MN3) 모두가 턴-오프 되어진 기간에 턴-온 됨으로서 데이터라인들(DL) 상의 잡음 성분 신호들이 기저전압라인(VSSL) 쪽으로 바이패스 되게 한다. 다시 말하여, 제1 내지 제3 보조 TFT들(AMN1내지AMN3)은 데이터라인들(DL1내지DL3n)과 제4 제어라인(CL4) 사이에 접속되어 데이터라인들(DL1내지DL3n) 상의 잡음 성분 신호들을 기저전압라인(VSSL) 쪽으로 바이패스 시키는 보조 캐패시터로서의 기능을 수행하게 된다. 이를 상세히 하면, 제4 제어라인(CL4)로부터의 제8 에서와 같은 리턴던트 선택신호(MCLKx)에 응답하는 제1 보조 TFT(AMN1)은 제1 TFT(MN1)가 턴-오프된 때에 제1 TFT(MN1)으로부터 데이터라인(DN1, DN4, ..., DN3n-2)쪽으로 유입되는 전하를 기저전압라인(VSSL) 쪽으로 바이패스 시키게 된다. 비슷하게, 제4 제어라인(CL4)로부터의 리턴던트 선택신호(MCLKx)에 응답하는 제2 보조 TFT(AMN2)도 제2 TFT(MN2)가 턴-오프된 때에 제2 TFT(MN2)으로부터 데이터라인(DN2, DN5, ..., DN3n-1)쪽으로 유입되는 전하를 기저전압라인(VSSL) 쪽으로 바이패스 시키게 된다. 마찬가지로, 제4 제어라인(CL4)로부터의 리턴던트 선택신호(MCLKx)에 응답하는 제3 보조 TFT(AMN3)도 제3 TFT(MN3)가 턴-오프된 때에 제3 TFT(MN3)으로부터 데이터라인(DN3, DN6, ..., DN3n)쪽으로 유입되는 전하를 기저전압라인(VSSL) 쪽으로 바이패스 시키게 된다. 이에 따라, TFT들(MN)의 턴-오프 시에 TFT들(MN)으로부터 공급되는 데이터라인(DL)쪽으로 공급되는 수직식 2에서 같은 전하량(Qoff)이 보조 TFT(AMN)을 통해 바이패스되게 된다. 이 결과, 데이터라인(DL) 상의 전압은 TFT들(MN)이 턴-온된 상태에서 턴-오프 상태로 진입하더라도 변하지 않게 된다. 또한, 리턴던트 선택신호(MCLKx)는 제1 내지 제3 선택신호들(MCLK1내지MCLK3)와 함께 m 개의 스캔 펄스(SPS) 각각이 하미노리를 유지하는 기간마다 상호 보완적으로 한번씩 인에이블 되게 되고 아울러 제1 내지 제3 선택신호(MCLK1내지MCLK3)가 순차적으로 인에이블될 후 마지막으로 인에이블되게 된다. 이에 따라, 제1 내지 제3 보조 TFT들(AMN1내지AMN3)은 제1 내지 제3 TFT들(MN1내지MN3)가 순차적으로 턴-온 및 턴-오프 되어진 후 마지막으로 턴-온 및 턴-오프 되게 된다.

이와 같이, 도10 의 LCD에서는 다멀티플렉서들(DMUX1내지DMUXn)에 바이패스용 보조 TFT(AMN)이 추가됨으로써 데이터라인(DL)에서 피드 트로우 전압(ΔVp)이 발생되지 않게 된다. 이에 따라, 액정 패널(10) 상의 액정셀들의 광 투과율이 균일하게 되고, 나아가 액정 패널(10) 상에 표시되는 화상이 왜곡 및/또는 열화되지 않게 된다. 또한, 도10 의 LCD에서는 보조 TFT들(AMN1내지AMN3) 모두가 리턴던트 선택신호(MCLKx)에 공통적으로 응답함으로써 다멀티플렉서들(DMUX1내지DMUXn)을 위한 제어배선이 도4 에 도시된 LCD 에 비하여 현저하게 간소화 되게 된다. 이에 따라, 다멀티플렉서들(DMUX1내지DMUXn)이 액정 패널(20) 상에 형성되더라도 액정 패널의 불량률이 현저하게 감소되게 됨은 물론 제조 수율이 현저하게 높아지게 된다. 나아가, LCD의 불량률이 감소되고 LCD의 제조 수율이 향상되게 된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 다멀티플렉서에서는 출력라인들 각각에 접속되어진 보조 TFT들이 리턴던트 선택신호에 공통적으로 응답하게 됨으로써 제어배선이 간소화 된다.

또한, 본 발명에 따른 액정 패널에서는 다멀티플렉서들(DMUX1내지DMUXn)에 바이패스용 보조 TFT(AMN)이 추가됨으로써 데이터라인(DL)에서 피드 트로우 전압(ΔVp)이 발생되지 않게 된다. 이에 따라, 액정 패널(10) 상의 액정셀들의 광 투과율이 균일하게 되고, 나아가 액정 패널(10) 상에 표시되는 화상이 왜곡 및/또는 열화되지 않게 된다. 이와 더불어, 본 발명에 따른 액정 패널에서는 보조 TFT들(AMN1내지AMN3) 모두가 리턴던트 선택신호(MCLKx)에 공통적으로 응답함으로써 다멀티플렉서들(DMUX1내지DMUXn)을 위한 제어배선이 현저하게 간소화 되게 된다. 이에 따라, 다멀티플렉서들(DMUX1내지DMUXn)과 일체화된 액정 패널(20) 상에 형성되더라도 액정 패널의 불량률이 현저하게 감소되게 됨은 물론 제조 수율이 현저하게 높아지게 된다. 나아가, LCD의 불량률이 감소되고 LCD의 제조 수율이 향상되게 된다.

이상 설명한 내용을 통해 당업자 라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 저마만 할 것이다.

(57) 청구의 범위

청구항 1

입력라인에 공통적으로 접속됨과 아울러 적어도 2 이상의 출력라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하여 입력라인으로부터의 신호가 출력라인들중 어느 하나로 출력되게 하는 적어도 2 이상의 절환소자와,

상기 적어도 2 이상의 절환용 소자와 상기 적어도 2 이상의 출력라인 사이에 각각 접속되고 리턴던트 제어라인으로부터의 리턴던트 선택신호에 응답하여 절환용 소자로부터 상기 출력라인 쪽으로 유입될 잡음성분 신호를 바이패스 시키는 적어도 2 이상의 제어용 바이패스 수단을 구비하는 것을 특징으로 하는 다멀티플렉서.

청구항 2

제 1 항에 있어서,

상기 제어용 바이패스 수단이 상기 리턴던트 선택신호에 응답하여 선택적으로 바이패스 동작을 수행하는 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는 다멀티플렉서.

청구항 3

제 2 항에 있어서,

상기 절환용 소자가 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는 다멀티플렉서.

청구항 4

제 1 항에 있어서,

상기 제어용 바이패스 수단에 포함되어진 전계 효과 트랜지스터가 상기 절환용 소자에 포함되어진 전계 효과 트랜지스터에 비하여 작은 채널 폭을 가지게끔 형성되어진 **다밀티플렉서**,

청구항 5

적어도 2 이상의 데이터라인과 적어도 2 이상의 게이트라인들과의 교차점을 각각에 배열되어진 화소 매트릭스와,

상기 적어도 2 이상의 데이터라인들에 공급되어질 2 이상의 데이터신호를 입력하기 위한 신호라인과,

상기 신호라인에 공통적으로 접속됨과 아울러 상기 적어도 2 이상의 데이터라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하여 상기 신호라인으로부터의 데이터신호가 데이터라인들중 어느 하나로 출력되게 하는 적어도 2 이상의 절환소자와,

상기 적어도 2 이상의 절환용 소자와 상기 적어도 2 이상의 데이터라인 사이에 각각 접속되고 리턴던트 제어라인으로부터의 리턴던트 선택신호에 응답하여 절환용 소자로부터 상기 데이터라인 쪽으로 유입될 잡음 성분신호를 바이패스 시키는 적어도 2 이상의 제어용 바이패스 수단을 구비하는 것을 특징으로 하는 **다밀티플렉서 일체형 액정 패널**.

청구항 6

제 5 항에 있어서,

상기 제어용 바이패스 수단이 상기 리턴던트 선택신호에 응답하여 선택적으로 바이패스 동작을 수행하는 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는 **다밀티플렉서 일체형 액정 패널**.

청구항 7

제 6 항에 있어서,

상기 절환용 소자가 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는 **다밀티플렉서 일체형 액정 패널**.

청구항 8

제 5 항에 있어서,

상기 제어용 바이패스 수단에 포함되어진 전계 효과 트랜지스터가 상기 절환용 소자에 포함되어진 전계 효과 트랜지스터에 비하여 작은 채널 폭을 가지게끔 형성되어진 **다밀티플렉서 일체형 액정 패널**.

청구항 9

적어도 2 이상의 데이터라인과 적어도 2 이상의 게이트라인들과의 교차점을 각각에 배열되어진 화소 매트릭스를 가지는 **액정 패널**과,

상기 적어도 2 이상의 데이터라인들에 공급되어질 2 이상의 데이터신호를 신호라인에 순차적으로 공급하는 데이터 구동회로와,

상기 신호라인에 공통적으로 접속됨과 아울러 상기 적어도 2 이상의 데이터라인에 각각 접속되어 적어도 2 이상의 제어라인으로부터의 선택신호에 각각 응답하여 상기 신호라인으로부터의 데이터신호가 데이터라인들중 어느 하나로 출력되게 하는 적어도 2 이상의 절환소자와,

상기 적어도 2 이상의 절환용 소자와 상기 적어도 2 이상의 데이터라인 사이에 각각 접속되고 리턴던트 제어라인으로부터의 리턴던트 선택신호에 응답하여 절환용 소자로부터 상기 데이터라인 쪽으로 유입될 잡음 성분신호를 바이패스 시키는 적어도 2 이상의 제어용 바이패스 수단을 구비하는 것을 특징으로 하는 **다밀티플렉서 일체형 액정표시장치**.

청구항 10

제 9 항에 있어서,

상기 제어용 바이패스 수단이 상기 리턴던트 선택신호에 응답하여 선택적으로 바이패스 동작을 수행하는 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는 **다밀티플렉서 일체형 액정표시장치**.

청구항 11

제 10 항에 있어서,

상기 절환용 소자가 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는 **다밀티플렉서 일체형 액정표시장치**.

청구항 12

제 9 항에 있어서,

상기 제어용 바이패스 수단에 포함되어진 전계 효과 트랜지스터가 상기 절환용 소자에 포함되어진 전계 효과 트랜지스터에 비하여 작은 채널 폭을 가지게끔 형성되어진 **다밀티플렉서 일체형 액정표시장치**.

図 1

図 1

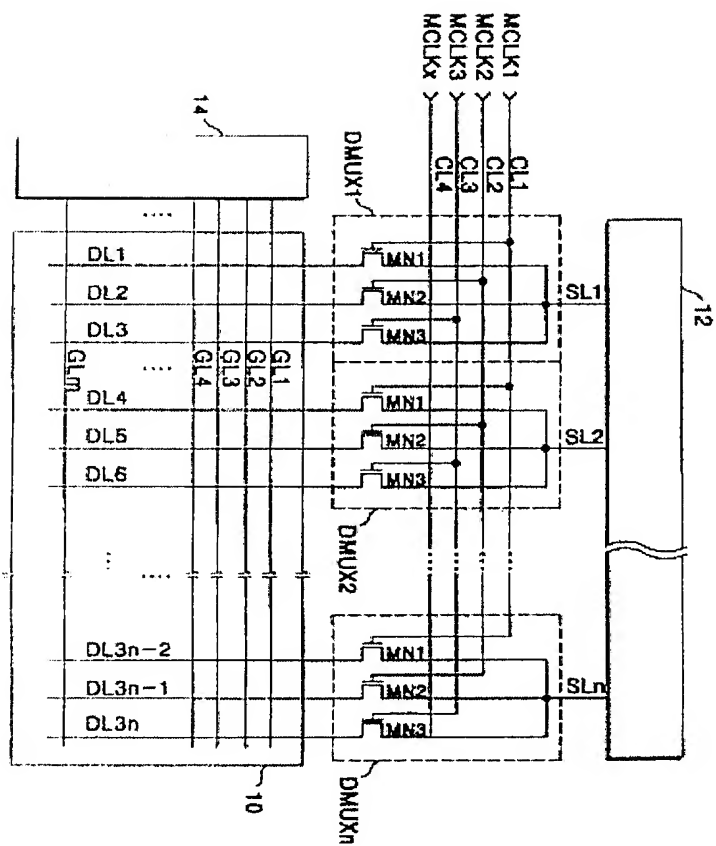


図 2

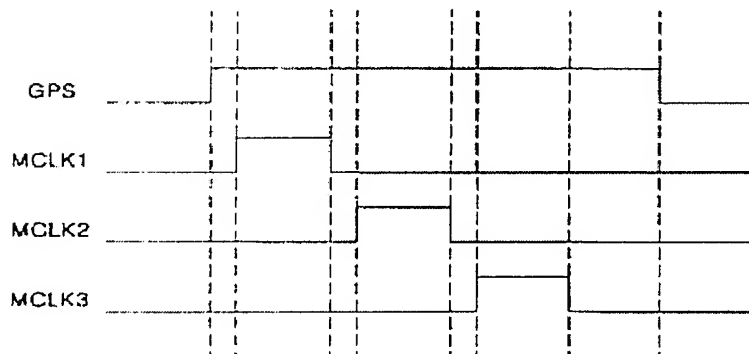


FIG. 3

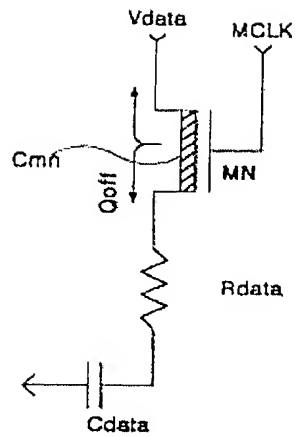
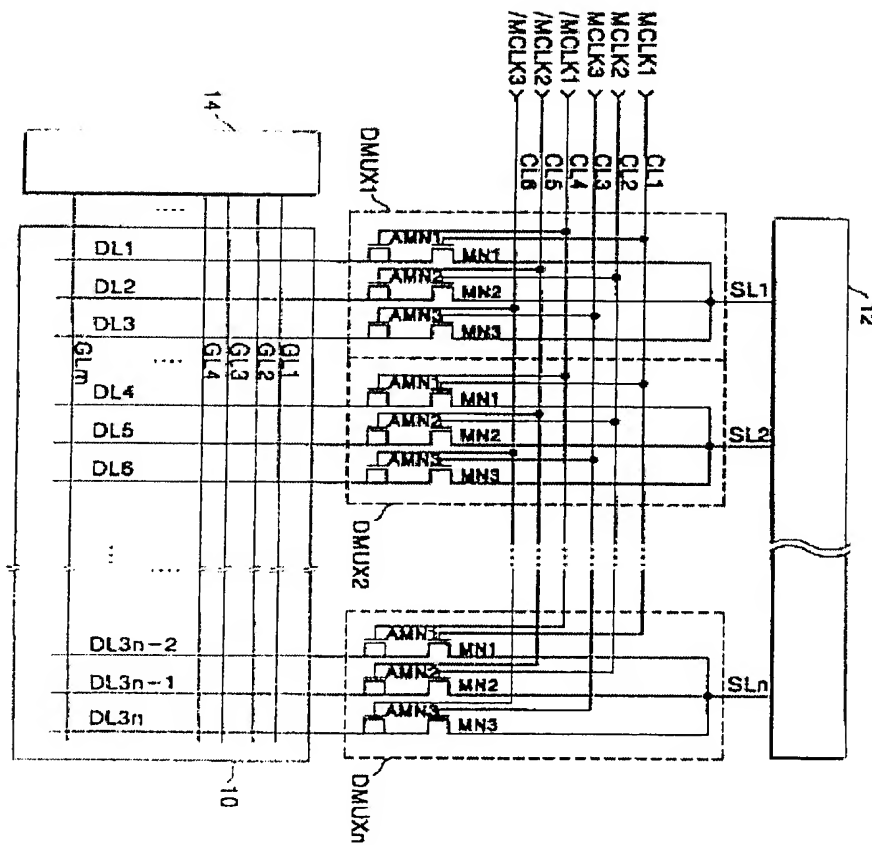
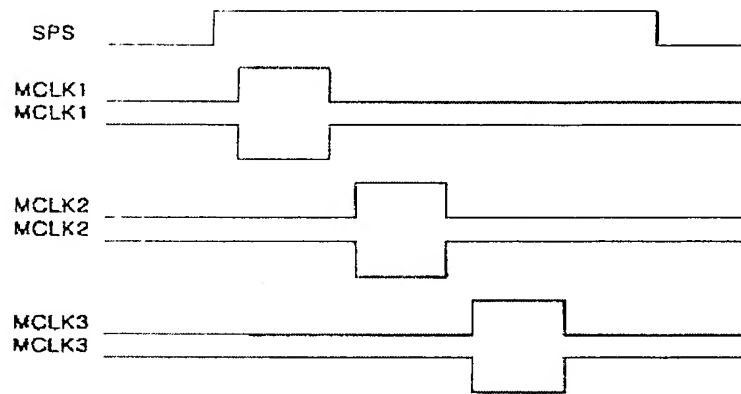


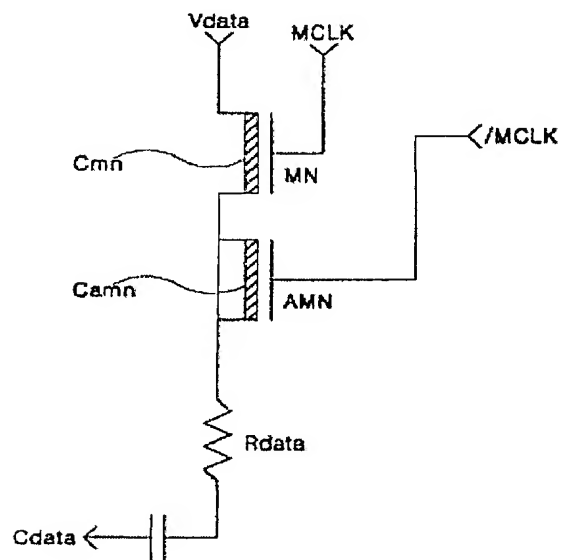
FIG. 4



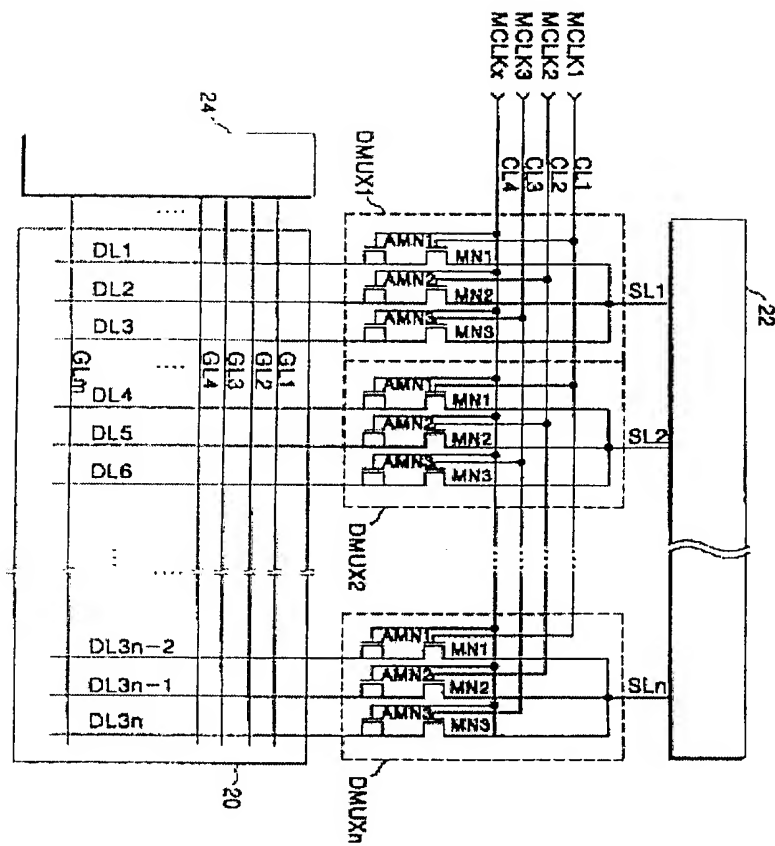
도 5



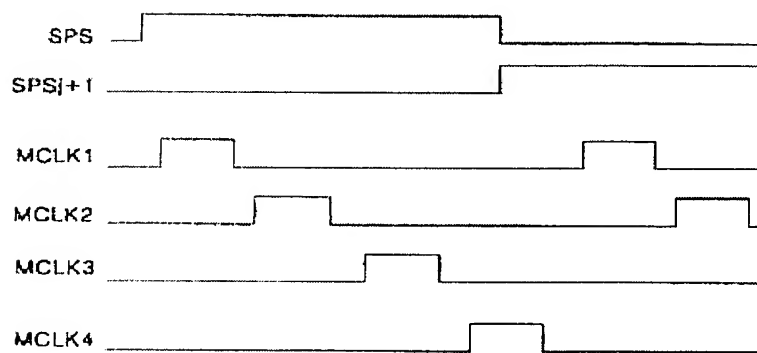
도 6



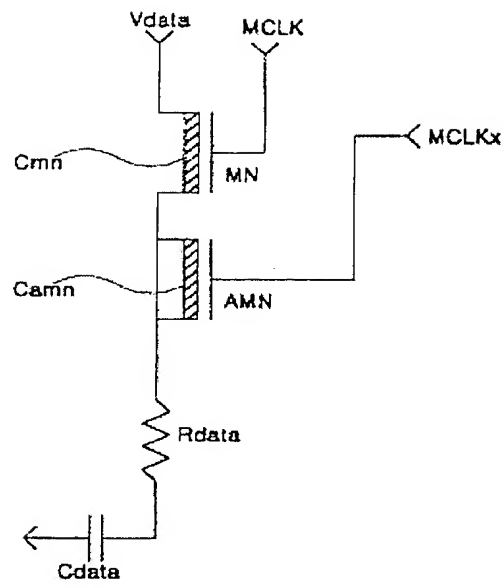
도 7



도 8



도 10



도 10

